

# Curriculum dell'attività scientifica e didattica

Armando Tacchella

12 luglio 2013

## Dati Anagrafici

Nato a Sestri Levante (provincia di Genova) il 29 ottobre 1972. Coniugato e residente in Genova, Via Cabella 9/5.

Recapito lavorativo: Armando Tacchella  
DIBRIS - Università degli Studi di Genova  
16145 Genova.  
Tel.: 010 353 2782  
Cell.: 320 421 8822  
Fax.: 010 353 2948  
E-mail: armando.tacchella@unige.it

Abitazione: Armando Tacchella  
Via Cabella 9/5  
16122 Genova  
Tel.: 010 813936

## Posizione Attuale

- Professore Associato nel settore concorsuale 09/H1 (Sistemi di elaborazione delle informazioni) presso la Scuola Politecnica dell'Università degli Studi Genova.
- Afferente al Dipartimento di Informatica, Bioingegneria, Robotica e Ingegneria dei Sistemi (DIBRIS).

## Titoli di Studio

- Diploma di Dottore di Ricerca in Ingegneria Elettronica e Informatica (curriculum Informatica) conseguito nel Febbraio 2001 presso la Facoltà di Ingegneria dell'Università di Genova.
- Abilitazione all'Esercizio della Professione di Ingegnere conseguita nel Gennaio 1998 presso la Facoltà di Ingegneria dell'Università di Genova.
- Laurea in Ingegneria Informatica conseguita nell'anno accademico 1996/1997 presso la Facoltà di Ingegneria dell'Università Genova con la votazione di 110/110 e lode.

## Servizi prestati in Atenei ed Enti di Ricerca

- Dal Novembre 2005, Professore Associato nel settore concorsuale 09/H1 presso l'Università degli Studi di Genova.

- Dal Maggio 2002 al Novembre 2005, titolare di un assegno per la collaborazione ad attività di ricerca per il programma “Ricerca e innovazione nei metodi per la progettazione di sistemi/componenti hardware/software, con riferimento alle tecniche per la specifica e verifica automatica”, settore scientifico ING-INF/05, conferito dall’Università degli Studi Genova.
- Dal Gennaio 2002 all’Aprile 2002, collaboratore scientifico presso il Dipartimento di Informatica Sistemistica e Telematica dell’Università degli Studi di Genova.
- Dal Gennaio 2001 al Dicembre 2001, Research Associate presso il Computer Science Department della Rice University (Houston - Texas).
- Dal Novembre 1997 al Dicembre 2000, svolgimento del Dottorato di Ricerca in Ingegneria Elettronica e Informatica (curriculum Informatica), XIII ciclo presso l’Università degli Studi di Genova.

## Periodi Trascorsi all’Estero

- Dal Gennaio 2001 al Dicembre 2001, Dipartimento di Computer Science della Rice University (Houston - Texas) presso il *Computer Aided Verification and Reasoning Group* guidato dal Prof. M. Y. Vardi.
- Nel periodo Luglio-Settembre 2000, soggiorno presso l’*Israel Development Center* di Intel Corp. (Haifa) in qualità di esperto di sistemi per la verifica formale basati su decisori proposizionali.
- Nel periodo Gennaio-Febrero 2000, soggiorno presso il Dipartimento di Computer Science University (Houston - Texas) presso l’*Algorithms, Complexity and Computer-Aided Verification Research Group* guidato dal Prof. M. Y. Vardi
- Nel periodo Aprile-Maggio 1999, soggiorno presso il Dipartimento di Computer Science della University of Texas (Austin) presso il *Logical Foundations of Artificial Intelligence Group* guidato dal Prof. V. Lifschitz.
- Nel periodo Settembre-Dicembre 1998, soggiorno presso il Dipartimento di Computer Science Department della University of Texas (Austin) presso il *Logical Foundations of Artificial Intelligence Group* guidato dal Prof. V. Lifschitz e presso il *Formal Verification Group* guidato dal Prof. A. Emerson.

## Relazioni Invitate

- Relatore invitato presso “IBM FV2000 Summer Seminar” (15-17 Agosto, 2000 - Haifa - Israele) con un intervento dal titolo “A journey into the World of SAT solvers”.

## Attività editoriali

- Editore (insieme a D. Le Berre, M. Narizzano e L. Simon) del volume “QBF evaluation 2004: Solver Description” distribuito come atto informale ai partecipanti della Seventh International Conference on Theory and Applications of Satisfiability Testing (SAT 2004) e contenente le descrizioni dei software partecipanti alla valutazione di cui al titolo del volume.
- Editore (insieme al Prof. E. Giunchiglia) del volume “SAT 2003 Sixth International Conference on Theory and Applications of Satisfiability Testing - Selected and Revised Papers”, pubblicato nella collana *Lecture Notes in Computer Science* di Springer-Verlag.

## Organizzazione e Partecipazione a Comitati di Programma

- Membro del comitato di programma della “XIII Conference of the Italian Association for Artificial Intelligence” - Torino, Italy - December 2013
- Membro del comitato di programma della “Eight Haifa Verification Conference (HVC 2012)” - Haifa, Israele - Novembre 2012
- Membro del comitato di programma della “Seventh Haifa Verification Conference (HVC 2011)” - Haifa, Israele - Dicembre 2011
- Membro del comitato di programma della “14th International Conference on Theory and Applications of Satisfiability Testing (SAT 2011)” - Ann Arbor, USA - Giugno 2011
- Membro del comitato di programma della “Evaluation Methods for Solvers and Quality Metrics for Solutions (EMSQMS 2010)” - Edimburgo, UK - Luglio 2010
- Membro del comitato di programma della “Pragmatics of SAT (POS 2010)” - Edimburgo, UK - Luglio 2010
- Organizzatore della “Seventh International Evaluation of QBF solvers (QBFEVAL 2010)” - Edimburgo, UK - Luglio 2010
- Membro del comitato di programma della “12th International Conference on Theory and Applications of Satisfiability Testing (SAT 2009)” - Swansea, UK - Giugno 2009
- Organizzatore della “Sixth International Evaluation of QBF solvers (QBFEVAL 2008)” - Guangzhou, Repubblica Popolare Cinese - Maggio 2008
- Membro del comitato di programma della “10th International Conference on Theory and Applications of Satisfiability Testing (SAT 2007)” - Lisbona, Portogallo - Maggio 2007
- Organizzatore della “Fifth International Evaluation of QBF solvers (QBFEVAL 2007)” - Lisbona, Portogallo - Maggio 2007
- Membro del comitato di programma della “Third Starting AI Researcher’s Symposium” - Riva del Garda, Italia - 2006
- Organizzatore della “Fourth International Evaluation of QBF solvers (QBFEVAL 2006)” - Seattle, USA - Agosto 2006
- Organizzatore della “Third International Evaluation of QBF solvers (QBFEVAL 2005)” - St. Andrews, UK - Giugno 2005
- Membro del comitato di programma della “5th International Workshop on Strategies in Automated Deduction” - Cork, Irlanda - Luglio 2004
- Organizzatore della “Second International Evaluation of QBF solvers (QBFEVAL 2004)” - Vancouver, Canada - Maggio 2004
- Membro del comitato di programma della “Sixth International Conference on Theory and Applications of Satisfiability Testing (SAT 2003)” - S.Margherita Ligure, Italia - Maggio 2003
- Organizzatore della “Sixth International Conference on Theory and Applications of Satisfiability Testing (SAT 2003)” - S.Margherita Ligure, Italia - Maggio 2003

## Progetti di Ricerca

- FP7-ICT-2007-1: Cooperative human robot interaction systems (48 mesi) – Responsabile Scientifico per il subcontraente UNIGE.
- FP6 012526: Intelligent integration of railway systems (48 mesi) – Responsabile Scientifico per il subcontraente UNIGE.
- MIUR-PRIN 2010-2011 (2010XSEMLC\_006 ): Security Horizons (36 mesi) – Partecipante.
- MIUR-PRIN 2007 (20079E5KM8\_001): Model Checking, Procedure di Decisione e Configurazione Automatica di Tool per la Verifica Formale di Software (24 mesi) – Partecipante.
- MIUR-PRIN 2004 (2004093745\_002): Sistemi Avanzati di Ragionamento per Web Services (24 mesi) – Partecipante.
- MIUR-PRIN 2002 (2002097822) : Sistemi Avanzati di Ragionamento Automatico per la Rappresentazione e la Verifica Formale di Sistemi Complessi (24 mesi) – Partecipante.
- MIUR-FIRB 2001 (RBNE0195K5\_003): Knowledge Level Software Engineering (36 mesi) – Partecipante.
- Bombardier Transportation Italia (2008-2010): Intelligenza Artificiale per la Diagnosi di Sistemi Complessi (36 mesi) – Coordinatore.
- Intel Corporation (2001-2003): SAT Solvers for Symbolic Model Checking and Formal Verification (36 mesi) – Partecipante.
- P.O.R. Liguria (2007-2013) - Azione 1.2.5 Servizi Avanzati alle Imprese: Attività di progettazione per l'applicabilità della Verifica Formale del SW all'interno del ciclo di produzione dell'azienda (18 mesi) – Coordinatore.
- P.O.R. Liguria (2007-2013) - Azione 1.2.2 Ricerca Industriale e Sviluppo Sperimentale: Sistemi di rappresentazione e ragionamento basati su ontologie per la diagnostica e la manutenzione di architetture di automazione distribuite (18 mesi) – Coordinatore.
- Titolare del progetto “Sistemi di Ragionamento Automatico per la Robotica Antropomorfa” finanziato dall'Università degli Studi di Genova nell'ambito di un programma di supporto ai progetti di ricerca di Ateneo nell'anno 2006-2007
- Titolare del progetto “Sviluppo di una libreria per la soluzione di problemi espressi in logica proposizionale”, finanziato dall'Università degli studi di Genova nell'ambito di un programma di supporto ai giovani ricercatori, nell'anno 2002.

## Attività Didattica

Sono attualmente in congedo per dedicarmi ad esclusiva attività di ricerca. Negli anni 2005-2012 sono stato (co)titolare dei seguenti corsi tuttora attivi:

- “Metodi e Modelli per l'Ingegneria del Software” (I anno Laurea Magistrale - Ing. Informatica)
- “Progettazione ed Analisi di Algoritmi” (II anno Laurea - Ing. Informatica)

e dei seguenti corsi attualmente disattivati:

- “Machine Learning” (II anno Laurea Magistrale - Ing. Informatica e Bioingegneria)
- “Linguaggi e Traduttori” (I anno Laurea Magistrale - Ing. Informatica)

- “Interfacce Utente e Programmazione ad Eventi” (II anno Laurea - Ing. Informatica)

Ho svolto attività di docenza e supporto alla docenza per i seguenti corsi attivati presso la Facoltà di Ingegneria dell’Università di Genova:

- Membro effettivo della commissione d’esame dei moduli di Fondamenti di Informatica 1 e Fondamenti di Informatica 2 (titolare Prof. Di Manzo) attivati nell’ambito del Corso di Laurea in Ingegneria Gestionale presso la Facoltà di Ingegneria di Genova (sede di Savona) negli anni accademici dal 2002 al 2005, con relativa attività di docenza sulla programmazione ad oggetti in Java e sviluppo di applicazioni Web.
- Seminari specialistici nell’ambito dei moduli “Ingegneria del Software” (titolari Prof. Camurri e Prof. Giunchiglia) e “Ingegneria del Software 2” (titolare Prof. Giunchiglia), negli anni accademici 2002 e 2003.
- Membro effettivo della commissione d’esame dei moduli di Complementi di Informatica 1 (titolare Prof. Di Manzo) attivati nell’ambito del Corso di Laurea in Ingegneria Informatica, Ingegneria Elettronica e Ingegneria delle Telecomunicazioni presso la Facoltà di Ingegneria di Genova (sede di Savona) nell’anno accademico 2002/2003 con relativa attività di docenza sulla programmazione ad oggetti in Java.
- Attività di consulenza, in qualità di esperto C/C++, per le esercitazioni di laboratorio del corso di Fondamenti di Informatica I per i corsi di Ingegneria Elettronica, Gestionale, Informatica e Telecomunicazioni (aa.aa. 1997/1998, 1999/2000 e 2000/2001 sedi di Genova e Savona)

## Attività scientifica

### Modellazione e verifica di sistemi ciberfisici

Negli ultimi anni ho orientato la mia attività allo studio di sistemi per la modellazione e la verifica automatica di sistemi ciberfisici. Già nel corso del 2010, in collaborazione con miei studenti e colleghi, ho pubblicato alcuni lavori relativi alla verifica dell’apprendimento in sistemi robotici multiagente e alla verifica di reti neurali artificiali. Nel caso dei primi, si è dimostrato come un sistema di controllo multiagente e adattivo possa essere modellato nei termini di un automa ibrido, e successivamente ne possa essere verificata la rispondenza rispetto a opportuni requisiti funzionali. L’analisi in questo caso è stata condotta sfruttando una installazione sperimentale che consiste di un manipolatore robotico il cui compito è di giocare a hockey da tavolo. Questo lavoro sta proseguendo tutt’ora con l’utilizzo di sistemi di apprendimento per rinforzo per cui siamo in grado di dimostrare automaticamente che la probabilità di comportamenti pericolosi è estremamente ridotta. Nel caso delle reti neurali, è stato sviluppato un sistema di ragionamento automatico (NeVer – Neural Verifier) il cui compito è quello di garantire che una rete neurale rispetta certe proprietà di input-output a partire da un certo dataset di addestramento. I contributi relativi alla ricerca condotta in questo filone sono stati pubblicati per la prima volta nel 2010 presso la “International Conference on Computer Aided Verification”, la principale conferenza della comunità che si occupa di Verifica Automatica, e ulteriori sviluppi sono stati pubblicati in due riviste uscite negli anni 2011 e 2012 (si veda la bibliografia).

### Procedure decisionali per logiche modali e temporali

Durante la mia tesi di laurea (1996/1997) e parte del mio dottorato di ricerca (1998-2000), mi sono concentrato sullo sviluppo di procedure decisionali per logiche modali e temporali, con particolare riferimento alla logica modale K, e alle 7 logiche modali classiche E, EM, EN, EC, EMN, ECN, EMC. Nell’ambito di questo filone di ricerca, in collaborazione con E. Giunchiglia, F. Giunchiglia ed R. Sebastiani, ho dimostrato sperimentalmente come le procedure realizzate per la logica K fossero più efficienti di altri decisori allo stato dell’arte. Lo studio teorico e sperimentale delle logiche modali classiche, in collaborazione con E. Giunchiglia ed F. Giunchiglia, ha coinciso con le pionieristiche realizzazioni pratiche di strumenti di decisione per tali logiche. In collaborazione con E. Giunchiglia, ho mostrato come velocizzare le procedure di decisione per K utilizzando un sistema particolare di caching dei risultati intermedi. Tutti gli esperimenti di cui sopra sono stati condotti utilizzando il sistema \*SAT da me sviluppato in collaborazione con E. Giunchiglia. Nell’anno 2001, durante il mio incarico in qualità di Research Associate presso il gruppo guidato

dal Prof. M. Y. Vardi alla Rice University di Houston (Texas), mi sono occupato dell'estensione delle procedure di decisione alle logiche temporali, ed in particolare alla Linear Temporal Logic (LTL), una delle logiche più utilizzate nell'ambito della verifica formale di proprietà di sistemi hardware.

## **Sistemi di pianificazione**

Negli anni 1998 e 1999, nel corso delle mie visite presso il gruppo guidato dal Prof. V. Lifschitz all'università del Texas (Austin), ho contribuito alla formalizzazione e alla soluzione di problemi precedentemente aperti nell'ambito della pianificazione simbolica. Uno di questi problemi, proposto per la prima volta da John Mc Carthy nel 1959, è stato formalizzato e risolto per la prima volta con successo nell'ambito di questa collaborazione. Durante gli anni 2001 e 2002 ho contribuito alla realizzazione del sistema *C-plan*, in collaborazione con C. Castellini ed E. Giunchiglia. *C-plan* permette di pianificare (i) in ambienti nondeterministici, (ii) con vincoli che modificano l'effetto diretto delle azioni eseguite, e (iii) in cui più azioni sono eseguibili contemporaneamente. La struttura del sistema e gli algoritmi realizzati sono stati sperimentati con successo in diversi domini di pianificazione rilevanti dal punto di vista sia teorico che pratico.

## **Verifica formale di componenti hardware tramite decisori per la logica proposizionale**

La messa a punto di tecniche per la soddisfazione nel calcolo proposizionale, è una delle tematiche più studiate in Informatica. Infatti, il calcolo proposizionale trova applicazione in vari settori, che vanno dalla verifica di circuiti logici e sistemi reattivi, alla pianificazione. Già nell'ambito della mia ricerca sulle logiche modali e temporali ho utilizzato questo tipo di strumenti e, a partire dall'anno 1999, ho iniziato attivamente a sviluppare sistemi per la decisione di formule proposizionali. Inizialmente, in collaborazione con E. Giunchiglia, M. Maratea e D. Zambonin, ho sviluppato in C la libreria software SIM in cui le diverse tecniche messe a punto per il ragionamento proposizionale sono funzionalmente isolate e utilizzabili in combinazione o singolarmente. I risultati sperimentali ottenuti con SIM sono pubblicati in. Nell'anno 2000, nel corso della mia visita presso l'Israel Development Center di Intel Corp. (Haifa - Israele) ho integrato il prototipo SIMO (una realizzazione di SIM in C++) all'interno del sistema proprietario utilizzato da Intel per la verifica di parti del processore Pentium IV. L'introduzione di SIMO nel ciclo di verifica dei componenti hardware ha determinato un drastico aumento delle prestazioni e un incremento considerevole della capacità e della robustezza del sistema, a tutto vantaggio della produttività. A seguito dei risultati ottenuti in questa collaborazione, Intel mi ha concesso un finanziamento triennale per lo sviluppo di strumenti per la verifica formale basati su decisori proposizionali. In seguito ai risultati ottenuti con SIMO, i responsabili del sistema di verifica formale NuSMV sviluppato presso l'IRST-ITC di Trento e utilizzato in numerosi progetti di trasferimento tecnologico, hanno espresso interesse per l'integrazione con SIM. Tale integrazione è stata realizzata nel corso dell'anno 2001: SIM è tutt'ora parte della distribuzione ufficiale di NuSMV, ed è stato utilizzato come modulo del sistema *C-plan*. SIMO, attualmente mantenuto in collaborazione con M. Maratea, è stato utilizzato come strumento di indagine per diversi progetti di ricerca.

## **Procedure di decisione per la logica booleana quantificata**

A partire dall'anno 1999, oltre allo sviluppo di decisori per il calcolo proposizionale, ho anche lavorato allo sviluppo di decisori per la logica booleana quantificata in collaborazione con E. Giunchiglia ed M. Narizzano. Nel 2001-2002 tale ricerca ha portato allo sviluppo di tecniche di ottimizzazione che hanno contribuito notevolmente all'avanzamento dello stato dell'arte nel campo (backjumping e learning per decisori in logica booleana quantificata). Il sistema QuBE (sviluppato stabilmente fin dal 2001) rappresenta uno dei sistemi attualmente allo stato dell'arte per la decisione di formule booleane quantificate. Sono stato fra i promotori del sito [www.qbflib.org](http://www.qbflib.org), una raccolta che ad oggi consta di circa 10000 istanze di problemi applicativi codificati in formule booleane quantificate. Alla data attuale, QBFLIB rappresenta il punto di riferimento per i ricercatori del campo che intendano valutare sperimentalmente i loro sistemi. Dall'anno 2003 ad oggi sono stato organizzatore, insieme D. Le Berre, L. Simon (2003-2004), M. Narizzano (2004-2005-2006-2007) e L. Pulina (2005-2006-2007) della QBF evaluation (QBFEVAL) una valutazione di diversi sistemi per il ragionamento in formule booleane quantificate. Attualmente, sono giunto alla quinta edizione dell'evento i cui risultati vengono presentati ogni anno nell'ambito della conferenza internazionale "Theory and Applications

of Satisfiability Testing” di cui QBFEVAL costituisce un evento collegato. Ultimamente, sempre in tale ambito, mi sono concentrato sulle possibilità di applicazione dei decisori sviluppati per la verifica formale dei progetti di circuiti integrati. Inoltre mi sono occupato delle problematiche relative alla valutazione sperimentale dei decisori (soprattutto nell’ambito delle competizioni tra sistemi) e alla possibilità di realizzare decisori che sfruttino tecniche di apprendimento induttivo per ottenere un miglioramento delle prestazioni dei decisori allo stato dell’arte e per lo studio sperimentale delle formule booleane con quantificatori.

## Varie

Alla data di questo documento, risultavano:

- presso il sito Google Scholar (<http://scholar.google.com/>) i miei primi tre articoli più citati hanno, rispettivamente, 984, 221 e 134 citazioni e riguardano i lavori che ho svolto nel campo della Verifica Formale e delle procedure di decisione.
- presso il sito DBLP (<http://www.informatik.uni-trier.de/~ley/db/indices/a-tree/index.html>) risultano 16 pubblicazioni assimilabili a riviste e 43 pubblicazioni assimilabili a conferenze di cui sono (co)autore distribuite su 15 anni di attività (digitare la query `armando tacchella` ed utilizzare il pulsante “Submit”).

Il mio h-index in base a Google Scholar è 25 (da inizio carriera, 16 dal 2008). Ulteriori informazioni relativamente al mio profilo di autore e divulgatore scientifico possono essere reperite presso <http://scholar.google.it/citations?user=QEGbLC0AAAAJ&hl=it>.

## Riferimenti bibliografici

- [1] Luca Pulina and Armando Tacchella. Challenging smt solvers to verify neural networks. *AI Commun.*, 25(2):117–135, 2012.
- [2] Luca Pulina and Armando Tacchella. Never: a tool for artificial neural networks verification. *Ann. Math. Artif. Intell.*, 62(3-4):403–425, 2011.
- [3] L. Pulina and A. Tacchella. An Abstraction-Refinement Approach to Verification of Artificial Neural Networks. In *22nd International Conference on Computer Aided Verification (CAV 2010)*, volume 6174 of *Lecture Notes in Computer Science*, pages 243–257. Springer, 2010.
- [4] L. Pulina and A. Tacchella. A self-adaptive multi-engine solver for quantified Boolean formulas. *Constraints*, 14(1):80–116, 2009.
- [5] E. Giunchiglia, M. Narizzano, and A. Tacchella. Quantifier Structure in search based procedures for QBFs. *IEEE Transactions on Computer Aided Design of Integrated Circuits and Systems*, 26(3), 2007.
- [6] M. Narizzano, L. Pulina, and A. Tacchella. The third QBF solvers comparative evaluation. *Journal on Satisfiability, Boolean Modeling and Computation*, 2:145–164, 2006.
- [7] E. Giunchiglia, M. Narizzano, and A. Tacchella. Clause-Term Resolution and Learning in Quantified Boolean Logic Satisfiability. *Artificial Intelligence Research*, 26:371–416, 2006.
- [8] C. Castellini, E. Giunchiglia, and A. Tacchella. SAT-based planning in complex domains: Concurrency, constraints and nondeterminism. *Artificial Intelligence*, 147:85–117, 2003.
- [9] E. Giunchiglia, M. Narizzano, and A. Tacchella. Backjumping for Quantified Boolean Logic satisfiability. *Artificial Intelligence*, 145:99–120, 2003.

- [10] E. Giunchiglia, F. Giunchiglia, and A. Tacchella. SAT Based Decision Procedures for Classical Modal Logics. *Journal of Automated Reasoning*, 28:143–171, 2002.
- [11] E. Giunchiglia and A. Tacchella. Testing for Satisfiability in Modal Logics using a Subset-matching Size-bounded cache. *Annals of Mathematics and Artificial Intelligence*, 33:39–68, 2001.
- [12] E. Giunchiglia, F. Giunchiglia, R. Sebastiani, and A. Tacchella. SAT vs. Translation Based decision procedures for modal logics a comparative evaluation. *Journal of Applied Non-Classical Logics*, 10:145–172, 2000.
- [13] D. Le Berre, M. Narizzano, L. Simon, and A. Tacchella, editors. *Second QBF solvers evaluation*. Pacific Institute of Mathematics, 2004. Available on-line at [www.qbflib.org](http://www.qbflib.org).
- [14] E. Giunchiglia and A. Tacchella, editors. *Sixth International Conference on Theory and Applications of Satisfiability Testing - Selected and Revised Papers*. Springer Verlag, 2004. LNCS series 2919.
- [15] A. Armando, C. Castellini, E. Giunchiglia, F. Giunchiglia, and A. Tacchella. SAT-Based Decision Procedures for Automated Reasoning: a Unifying Perspective. In *Festschrift in Honor of Jorg H. Siekmann*. Springer Verlag. to appear.
- [16] V. Lifschitz, N. McCain, E. Remolina, and A. Tacchella. Getting to the Airport: The Oldest Planning Problem in AI. In Jack Minker, editor, *Logic-Based Artificial Intelligence*, pages 147–165. Kluwer Academic Publishers, 2000.
- [17] E. Giunchiglia, F. Giunchiglia, and A. Tacchella. SAT-Based Decision Procedures for Classical Modal Logics. In Ian Gent, Hans Van Maaren, and Toby Walsh, editors, *SAT2000: Highlights of Satisfiability Research in the Year 2000*, pages 403–426. IOS Press, 2000.
- [18] L. Pulina and A. Tacchella. Treewidth: a useful marker of empirical hardness in quantified Boolean logic encodings. In *LPAR*, LNCS, 2008.
- [19] M. Narizzano, L. Pulina, and A. Tacchella. Ranking and Reputation Systems in the QBF competition. In *10th Conference of the Italian Association for Artificial Intelligence (AI\*IA 2007)*, volume 4733 of *Lecture Notes in Artificial Intelligence*, pages 97–108. Springer Verlag, 2007.
- [20] L. Pulina and A. Tacchella. A multi-engine solver for quantified boolean formulas. In *13th Conference on Principles and Practice of Constraint Programming (CP 2007)*, volume 4741 of *LNCS*, pages 574–589. Springer Verlag, 2007.
- [21] M. Narizzano, L. Pulina, and A. Tacchella. The QBFEVAL Web Portal. In *10th European Conference on Logics in Artificial Intelligence (JELIA 2006)*, volume 4160 of *Lecture Notes in Computer Science*, pages 494–497. Springer Verlag, 2006.
- [22] E. Giunchiglia, M. Narizzano, and A. Tacchella. Quantifier structure in search based procedures for QBFs. In *Design Automation and Test in Europe (DATE 2006)*, 2006.
- [23] D. Le Berre, M. Narizzano, L. Simon, and A. Tacchella. The second QBF solvers evaluation. In *Seventh International Conference on Theory and Applications of Satisfiability Testing (SAT 2004)*, Lecture Notes in Computer Science. Springer Verlag, 2004.
- [24] E. Giunchiglia, M. Narizzano, and A. Tacchella. QuBE++: an Efficient QBF Solver. In *5th Formal Methods in Computer Aided Design conference (FMCAD 2004)*, Lecture Notes in Computer Science. Springer Verlag, 2004.
- [25] E. Giunchiglia, M. Narizzano, and A. Tacchella. Monotone Literals and Learning in QBF reasoning. In *10th Conference on Principles and Practice of Constraint Programming (CP 2004)*, Lecture Notes in Computer Science. Springer Verlag, 2004.
- [26] E. Giunchiglia, M. Narizzano, and A. Tacchella. QBF reasoning on real-world instances. In *7th International Conference on Theory and Applications of Satisfiability Testing (SAT 2004)*, 2004. Extended Abstract.



- [27] E. Giunchiglia, M. Maratea, and A. Tacchella. (In)Effectiveness of Look-Ahead Techniques in a Modern SAT Solver. In *9th Conference on Principles and Practice of Constraint Programming (CP 2003)*, volume 2833 of *Lecture Notes in Computer Science*. Springer Verlag, 2003.
- [28] I.P. Gent, E. Giunchiglia, M. Narizzano, A. Rowley, and A. Tacchella. Watched Data Structures for QBF Solvers. In *Sixth International Conference on Theory and Applications of Satisfiability Testing (SAT 2003)*, volume 2919 of *Lecture Notes in Computer Science*. Springer Verlag, 2003.
- [29] D. Le Berre, L. Simon, and A. Tacchella. Challenges in the QBF arena: the SAT'03 evaluation of QBF solvers. In *Sixth International Conference on Theory and Applications of Satisfiability Testing (SAT 2003)*, volume 2919 of *Lecture Notes in Computer Science*. Springer Verlag, 2003.
- [30] A. Cimatti, E. Giunchiglia, E. Roveri, M. Pistore, R. Sebastiani, and A. Tacchella. Integrating BDD-Based and SAT-Based Symbolic Model Checking. In *Frontiers of Combining Systems (FRODOS)*, volume 2309 of *Lecture Notes in Artificial Intelligence*. Springer Verlag, 2002.
- [31] A. Cimatti, E.M. Clarke, E. Giunchiglia, E. Roveri, M. Pistore, R. Sebastiani, and A. Tacchella. NuSMV 2: An OpenSource Tool for Symbolic Model Checking. In *14th International Conference on Computer Aided Verification (CAV2002)*, volume 2404 of *Lecture Notes in Computer Science*. Springer Verlag, 2002.
- [32] E. Giunchiglia, M. Maratea, and A. Tacchella. Dependent and Independent Variables in Propositional Satisfiability. In *8th European Conference on Logics in Artificial Intelligence (JELIA 2002)*, volume 2424 of *Lecture Notes in Artificial Intelligence*. Springer Verlag, 2002.
- [33] E. Giunchiglia, M. Narizzano, and A. Tacchella. Learning for Quantified Boolean Logic Satisfiability. In *18th National Conference on Artificial Intelligence (AAAI 2002)*. AAAI Press/MIT Press, 2002.
- [34] Enrico Giunchiglia, Massimo Narizzano, Armando Tacchella, and Moshe Y. Vardi. Towards an Efficient Library for SAT: a Manifesto. In *Fourth International Symposium on Theory and Application of Satisfiability Testing (SAT 2001)*, volume 9 of *Electronic Notes in Discrete Mathematics*. Elsevier, 2001.
- [35] C. Castellini, E. Giunchiglia, and A. Tacchella. Improvements to SAT-based conformant planning. In *Sixth European Conference on Planning (ECP 2001)*, 2001.
- [36] F. Copt, L. Fix, Ranan Fraer, E. Giunchiglia, G. Kamhi, A. Tacchella, and M. Y. Vardi. Benefits of Bounded Model Checking at an Industrial Setting. In *13th International Conference on Computer Aided Verification (CAV2001)*, volume 2102 of *Lecture Notes in Computer Science*. Springer Verlag, 2001.
- [37] E. Giunchiglia, M. Maratea, A. Tacchella, and D. Zambonin. Evaluating search heuristics and optimization techniques in propositional satisfiability. In *First International Joint Conference on Automated Reasoning (IJCAR 2001)*, volume 2083 of *Lecture Notes in Artificial Intelligence*. Springer Verlag, 2001.
- [38] E. Giunchiglia, M. Narizzano, and A. Tacchella. QuBE: A system for deciding Quantified Boolean Formulas satisfiability. In *First International Joint Conference on Automated Reasoning (IJCAR 2001)*, volume 2083 of *Lecture Notes in Artificial Intelligence*. Springer Verlag, 2001.
- [39] E. Giunchiglia, M. Narizzano, and A. Tacchella. An Analysis of Backjumping and Trivial Truth in Quantified Boolean Formulas Satisfiability. In *Seventh Congress of the Italian Association for Artificial Intelligence (AI\*IA 2001)*, volume 2175 of *Lecture Notes in Artificial Intelligence*. Springer Verlag, 2001.
- [40] E. Giunchiglia, M. Narizzano, and A. Tacchella. Backjumping for Quantified Boolean Logic Satisfiability. In *Seventeenth International Joint Conference on Artificial Intelligence (IJCAI 2001)*. Morgan Kaufmann, 2001.
- [41] A. Tacchella. Evaluating \*SAT on TANCS 2000 Benchmarks. In *International Conference of Automated Reasoning with Analytic Tableaux and Related Methods (TABLEAUX 2000)*, volume 1847 of *Lecture Notes in Artificial Intelligence*, pages 77–81. Springer Verlag, 2000.

- [42] E. Giunchiglia and A. Tacchella. \*SAT: a system for the development of Modal Decision Procedures. In *17th International Conference on Automated Deduction (CADE17)*, volume 1831 of *Lecture Notes in Artificial Intelligence*, pages 291–296. Springer Verlag, 2000.
- [43] E. Giunchiglia and A. Tacchella. A Subset-Matching Size-Bounded Cache for Satisfiability in Modal Logics. In *International Conference of Automated Reasoning with Analytic Tableaux and Related Methods (TABLEAUX 2000)*, volume 1847 of *Lecture Notes in Artificial Intelligence*, pages 237–251. Springer Verlag, 2000.
- [44] E. Giunchiglia, F. Giunchiglia, and A. Tacchella. The SAT-Based Approach for Classical Modal Logics. In *AI\*IA 99: Advances in Artificial Intelligence, Sixth Congress of the Italian Association for Artificial Intelligence*, volume 1792 of *Lecture Notes in Artificial Intelligence*. Springer Verlag, 1999.
- [45] E. Giunchiglia, F. Giunchiglia, R. Sebastiani, and A. Tacchella. More Evaluation of Decision Procedures for Modal Logics. In *Sixth International Conference on Principles of Knowledge Representation and Reasoning (KR'98)*. Morgan Kaufmann, 1998.
- [46] M. Narizzano, L. Pulina, and A. Tacchella. Voting Systems and Automated Reasoning: the QBFEVAL Case Study. In *1st Workshop on Computational Social Choice (COMSOC 2006)*, 2006.
- [47] M. Narizzano, L. Pulina, and A. Tacchella. Competitive Evaluation of Automated Reasoning Tools: Statistical Testing and Empirical Scoring. In *First Workshop on Empirical Methods for the Analysis of Algorithms (EMAA 2006)*, 2006.
- [48] M. Narizzano and A. Tacchella. Combining Monotone Literals and Learning in a QBF Solver. In *5th Workshop on Strategies in Automated Deduction (STRATEGIES 2004)*, 2004.
- [49] E. Giunchiglia, M. Narizzano, and A. Tacchella. On the effectiveness of backjumping and trivial truth in quantified boolean formulas satisfiability. In *IJCAR workshop on Theory and Application of Quantified Boolean Formulas*, 2001.
- [50] E. Giunchiglia, M. Narizzano, A. Tacchella, and M. Y. Vardi. Designing an efficient library for propositional satisfiability and beyond. In *IJCAR workshop on Issues in the Design and Experimental Evaluation of Systems for Modal and Temporal Logics*, 2001.
- [51] C. Castellini, E. Giunchiglia and A. Tacchella. C-Plan: a Conformant Planner based on Satisfiability. In *IJCAI 2001 Workshop on Planning under Uncertainty and Incomplete Information*, 2001.
- [52] E. Giunchiglia, F. Giunchiglia, and A. Tacchella. \*SAT, KSATC, DLP and TA: a comparative analysis. In *Collected Papers from the International Description Logics Workshop (DL'99)*. CEUR, 1999.
- [53] A. Tacchella. \*SAT System Description. In *Collected Papers from the International Description Logics Workshop (DL'99)*. CEUR, 1999.
- [54] L. Pulina and A. Tacchella. NEVER: A tool for Neural Network Verification, 2010. <http://www.mind-lab.it/never>.
- [55] L. Pulina and A. Tacchella. MIND-Lab projects and related information, 2008. <http://www.mind-lab.it/projects>.
- [56] L. Pulina and A. Tacchella. LPAR'08 submission companion web site, 2008. <http://www.mind-lab.it/~luca/LPAR08>.
- [57] C. Peschiera, L. Pulina, and A. Tacchella. QBF solvers competitive evaluation (QBFEVAL), 2008. <http://www.qbflib.org/2008>.
- [58] M. Narizzano, L. Pulina, and A. Tacchella. QBF solvers competitive evaluation (QBFEVAL), 2006. <http://www.qbflib.org/qbfeval>.

- [59] D. Le Berre, M. Narizzano, L. Simon, and A. Tacchella. QBF comparative evaluation, 2004. <http://www.satlive.org/QBFEvaluation/2004>.
- [60] E. Giunchiglia, M. Narizzano, L. Pulina, and A. Tacchella. Quantified Boolean Formulas satisfiability library (QBFLIB), 2001. [www.qbflib.org](http://www.qbflib.org).
- [61] M. Narizzano and A. Tacchella. QDIMACS prenex CNF standard ver. 1.1, 2005. Available on-line from <http://www.qbflib.org/qdimacs.html>.